Diagnóstico del Aislamiento Eléctrico en Redes Eléctricas de Media Tensión Mediante Medida de Descargas Parciales

Aritz Hurtado
Research Engineer

ORMAZABAL velatia

Mikel Mendicute
Profesor e Investigador

MONDRAGON UNIBERTSITATEA

Índice

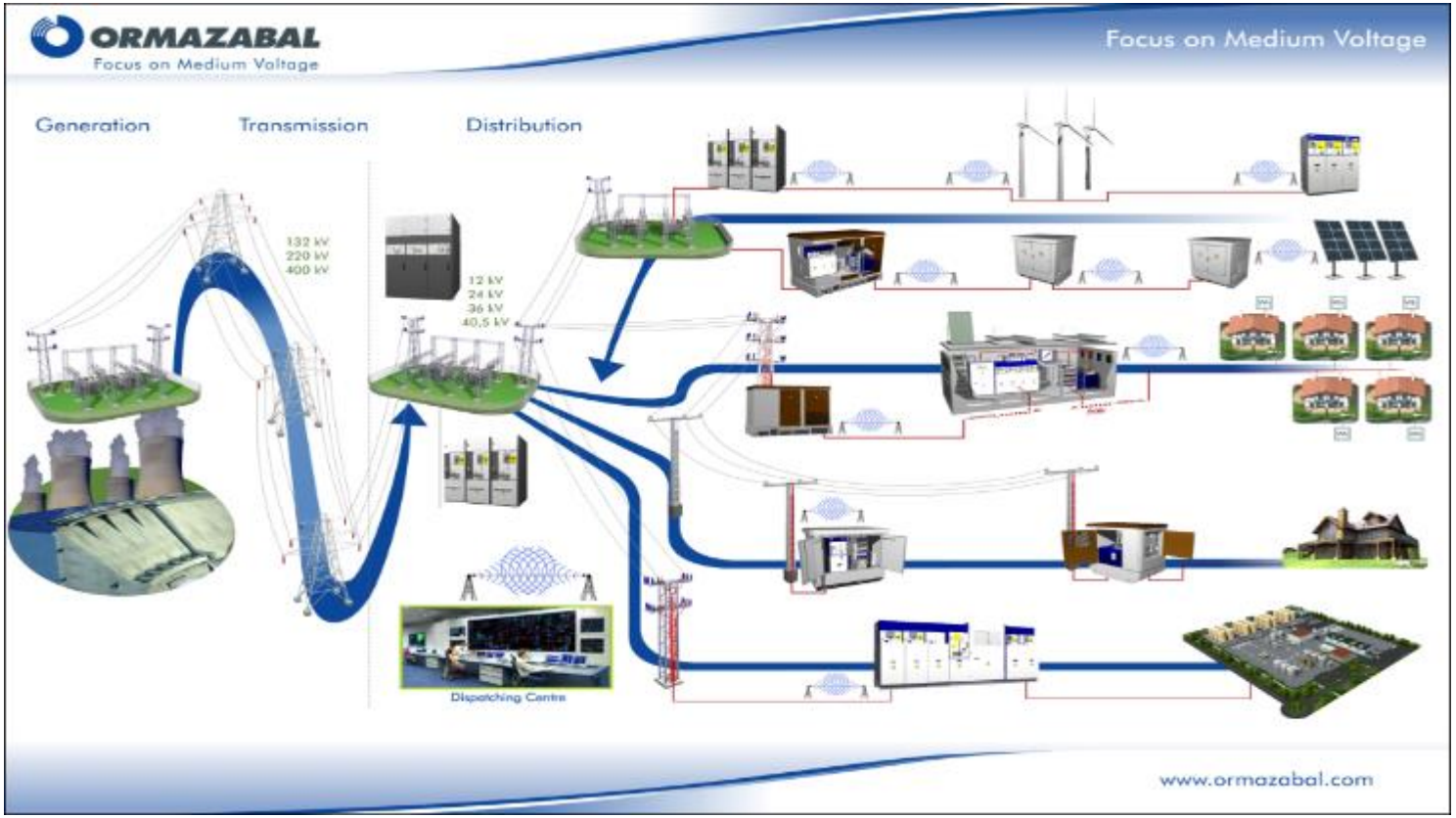
Introducción

a.Sistema eléctrico

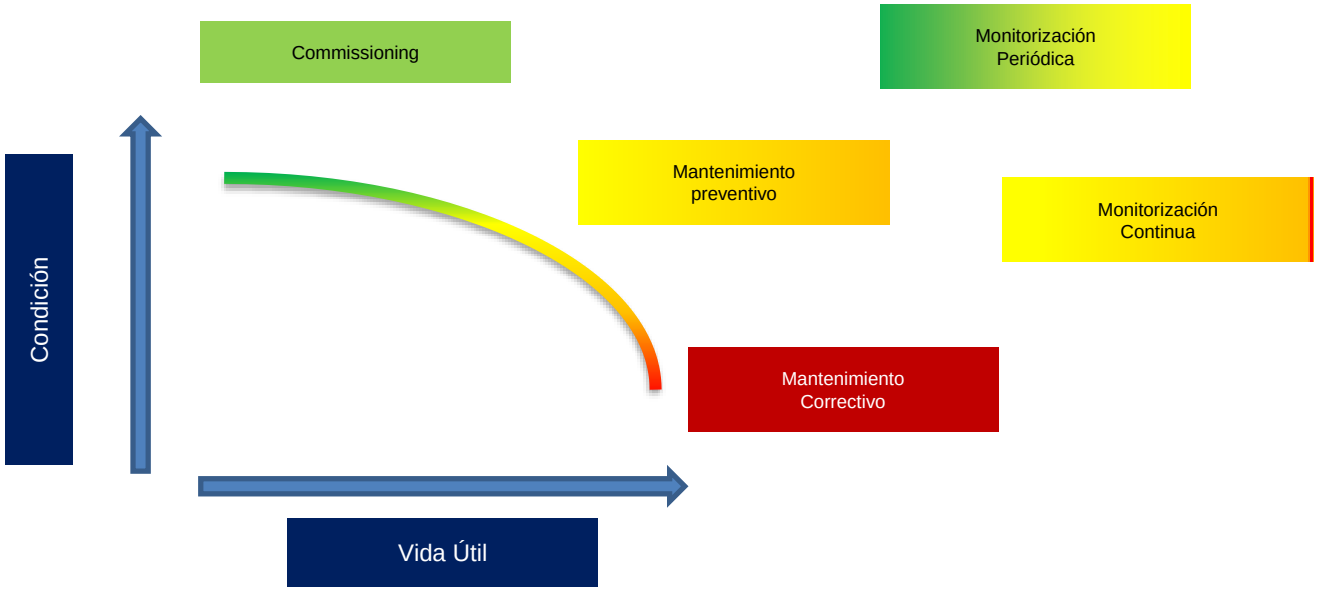
b.CBM Gestión de activos

c. Fuentes de DPs en la red

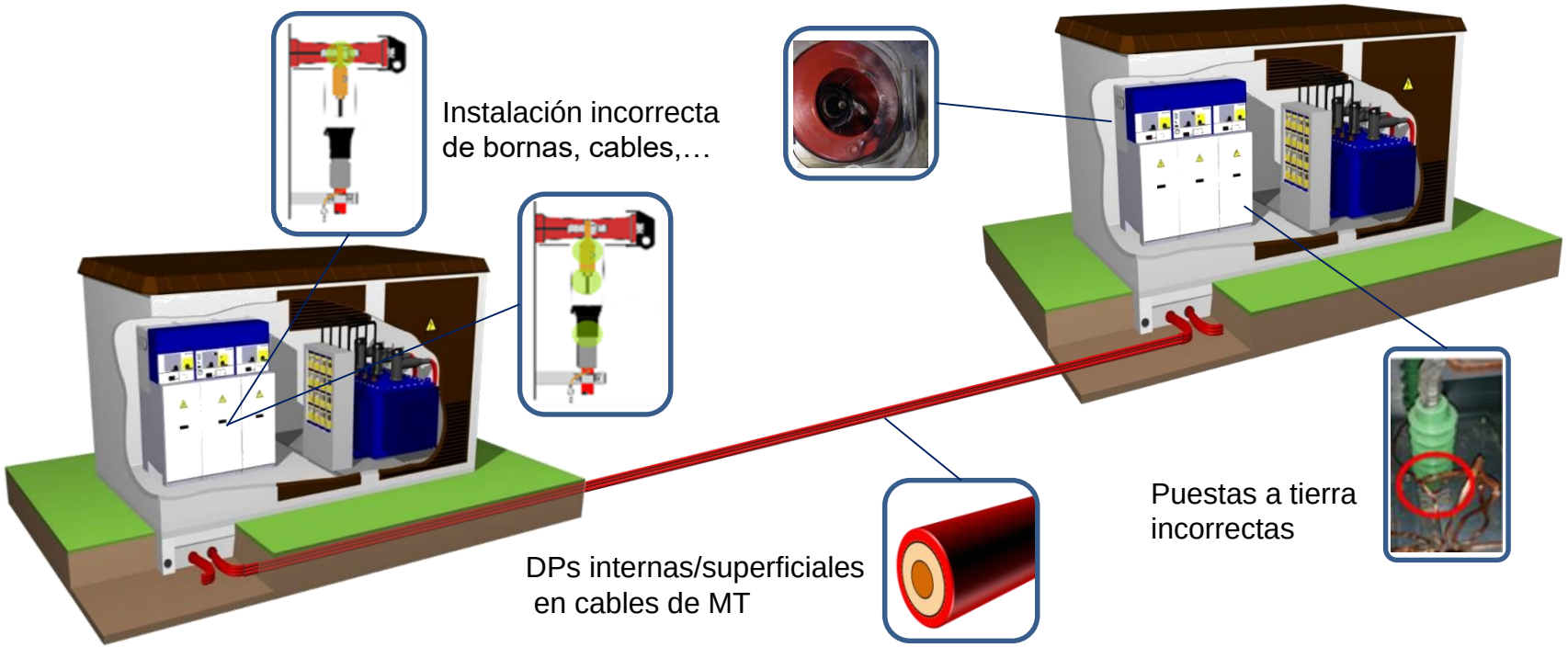
Introducción
Sistema Eléctrico



Introducción
CBM – Gestión de activos



Fuentes de DPs en la red de distribución



Sistema desarrollado

a. Sistema objetivo

b. Fases del desarrollo

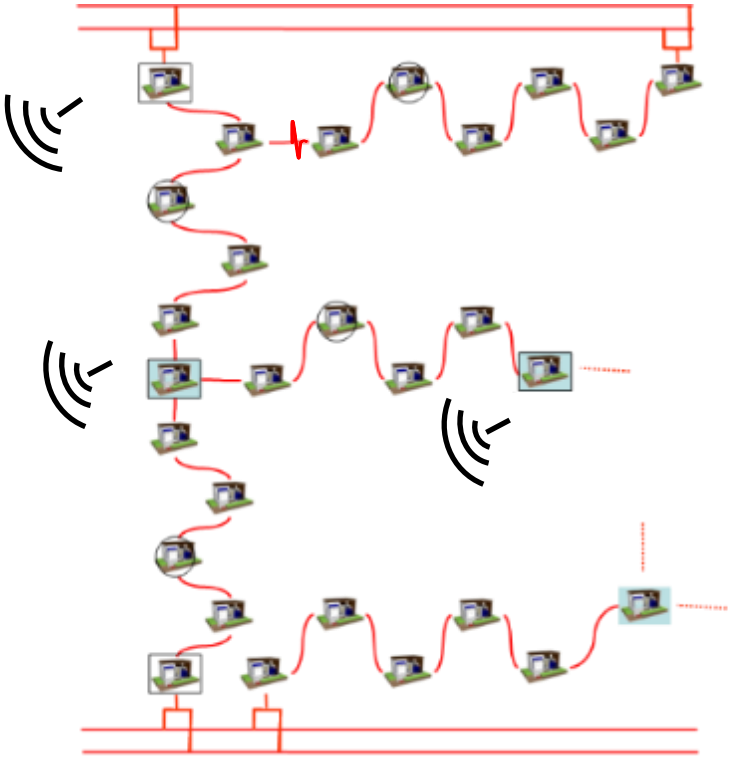
c. Punto de medida

d.HW desarrollado

e.HMI Interfaces

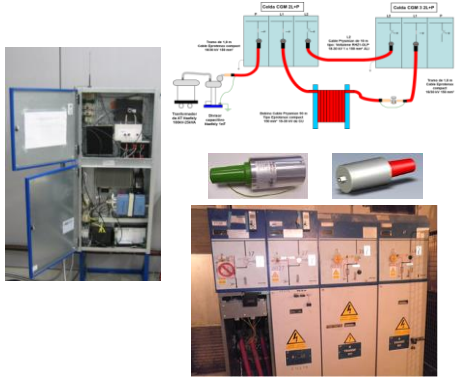
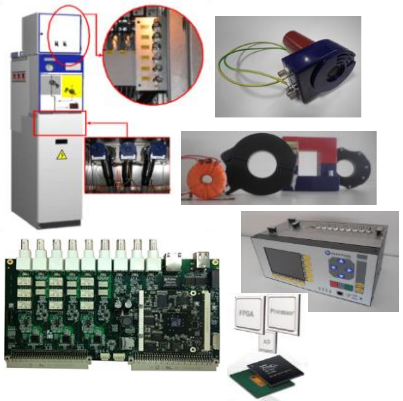
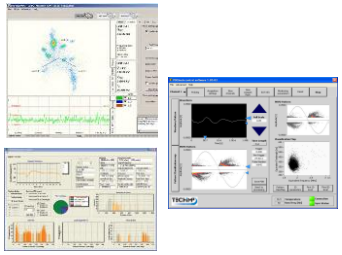
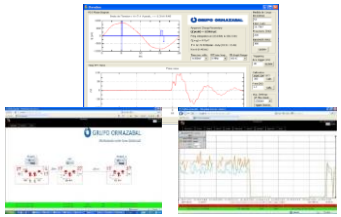
Sistema desarrollado

Sistema objetivo



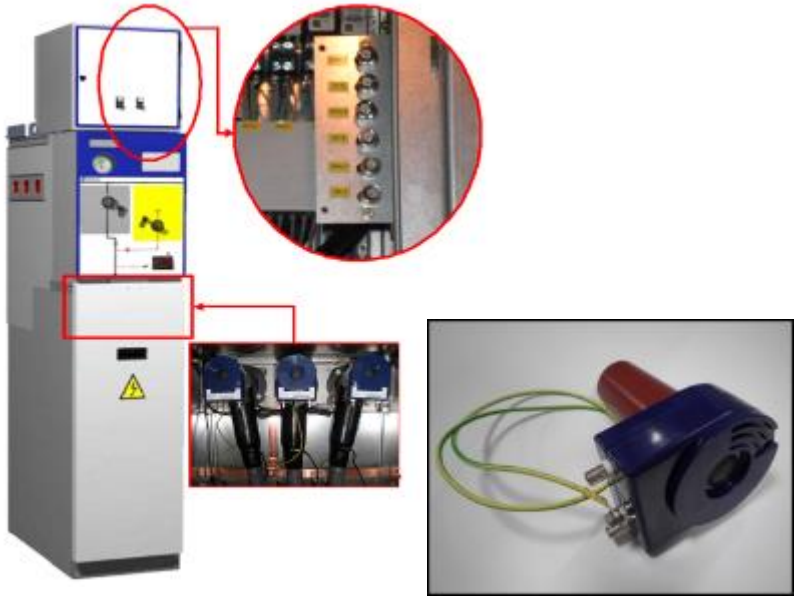
Sistema desarrollado

Fases del desarrollo

	Benchmarking	Proof of Concept	Industrial Prototype
Hardware			
Software			

Sistema desarrollado

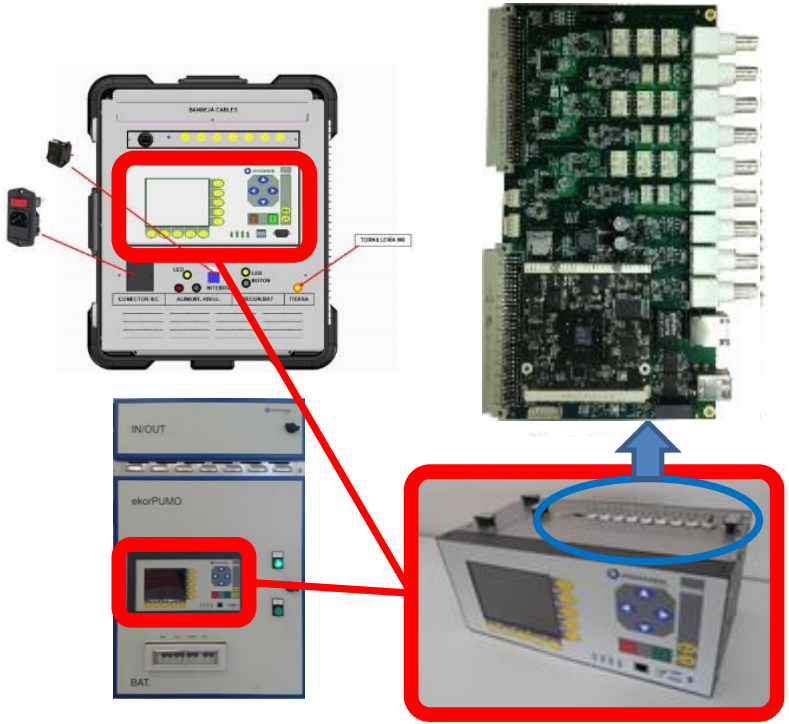
Punto de medida



- Sistema compatible con acoplos inductivos y capacitivos
- Acoplo capacitivo Ormazabal ekorEVT-C (hasta 36kV)
  - HF BW – 2 to 32MHz
  - LF BW – 25 to 500 Hz

Sistema desarrollado

HW desarrollado



AFE

3x HF | 80MS/s | 14 bit

3x LF | 100kS/s | 10 bit

3x CAL/REF injector

Comms

GBE

Serial Port

GPS

Aux

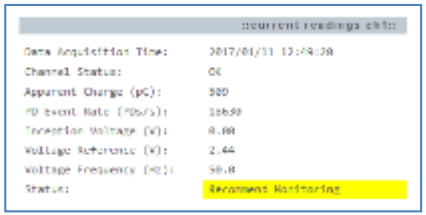
RS232 / RS485

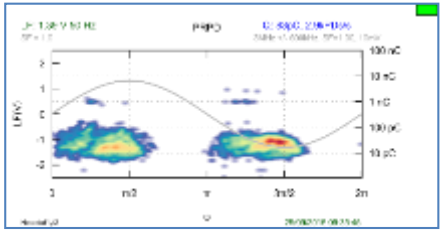
DI / DO

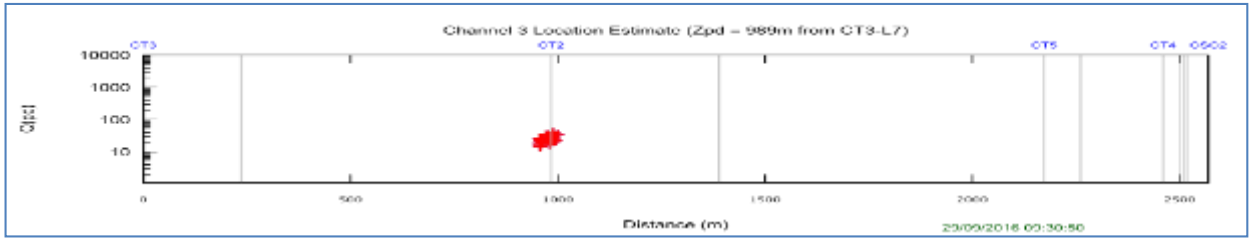
Leds

Sistema desarrollado

HMI Interfaces: WEB

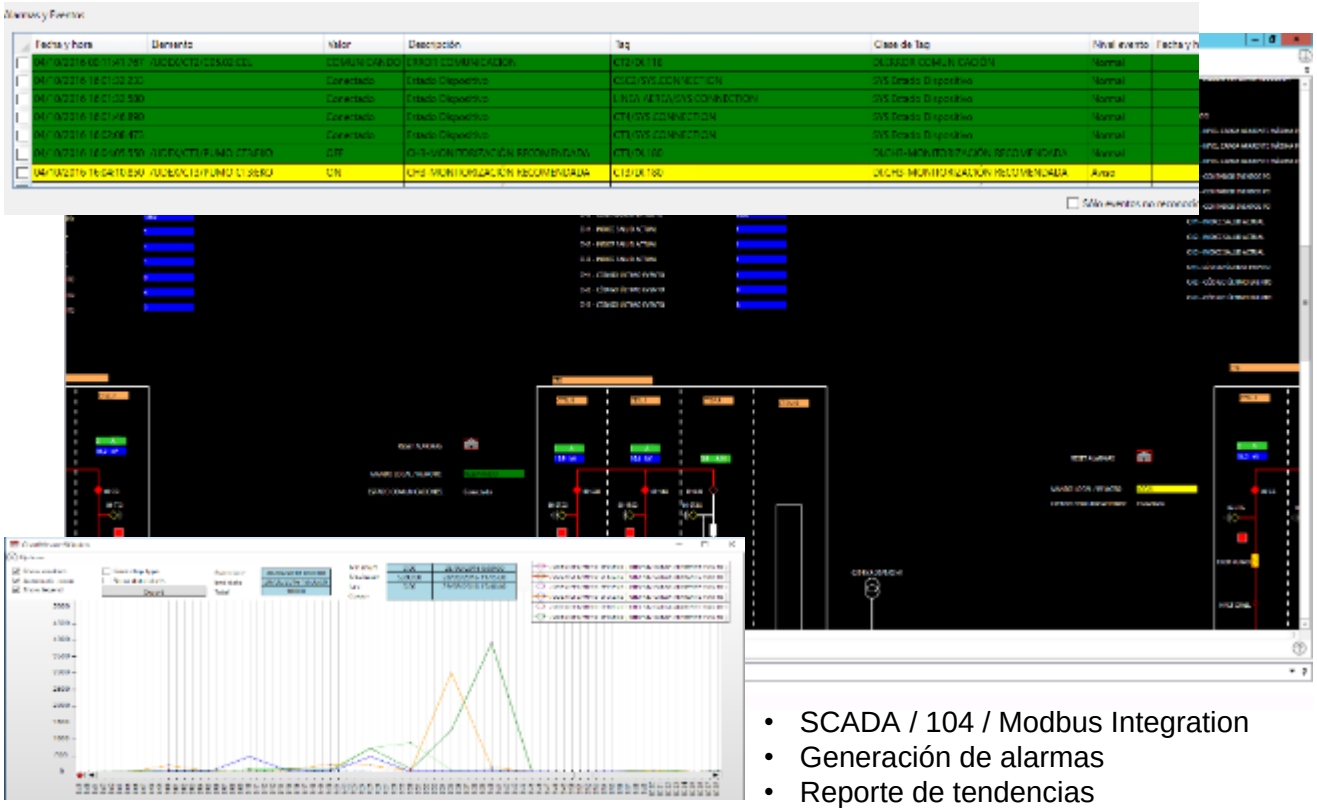






Sistema desarrollado

HMI Interfaces: SCADA



- SCADA / 104 / Modbus Integration
- Generación de alarmas
- Reporte de tendencias

Diseño, simulación e implementación en MATLAB

a. Simulación

b. Implementación previa

c. Implementación en HDL Coder

d. Comparación resultados

e. Integración con el Zynq

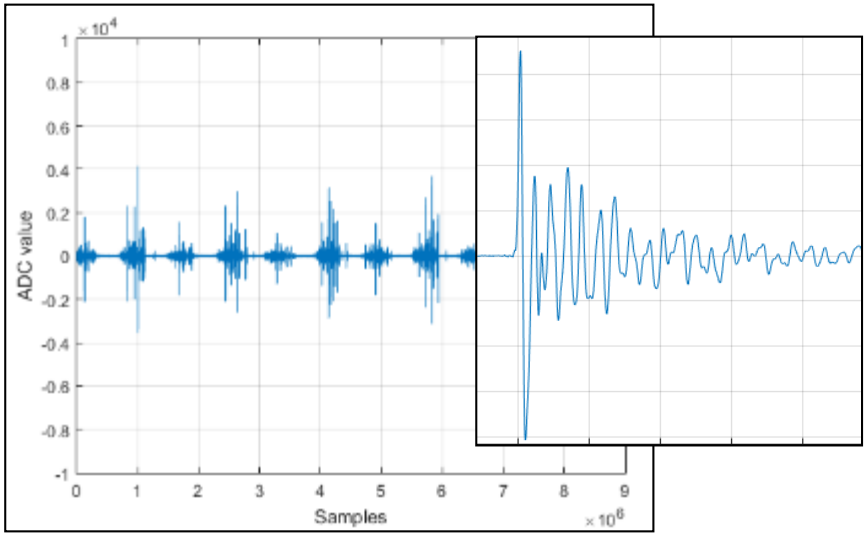
f. Implementación software vs lógica programable

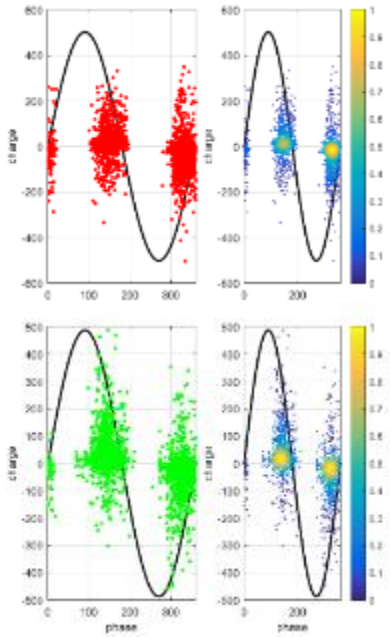
Diseño, simulación e implementación en MATLAB

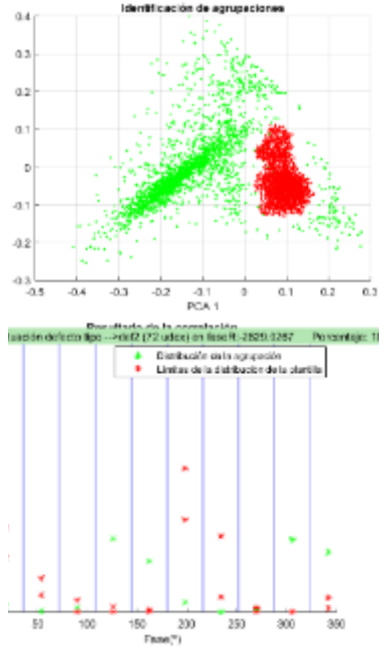
Simulación: Diseño y validación de algoritmos.

Se ha trabajado durante varios años (Ormazabal+MU) en el diseño y validación por simulación de:

- Modelos de propagación de cables de media tensión.
- Detección y clasificación de descargas parciales.

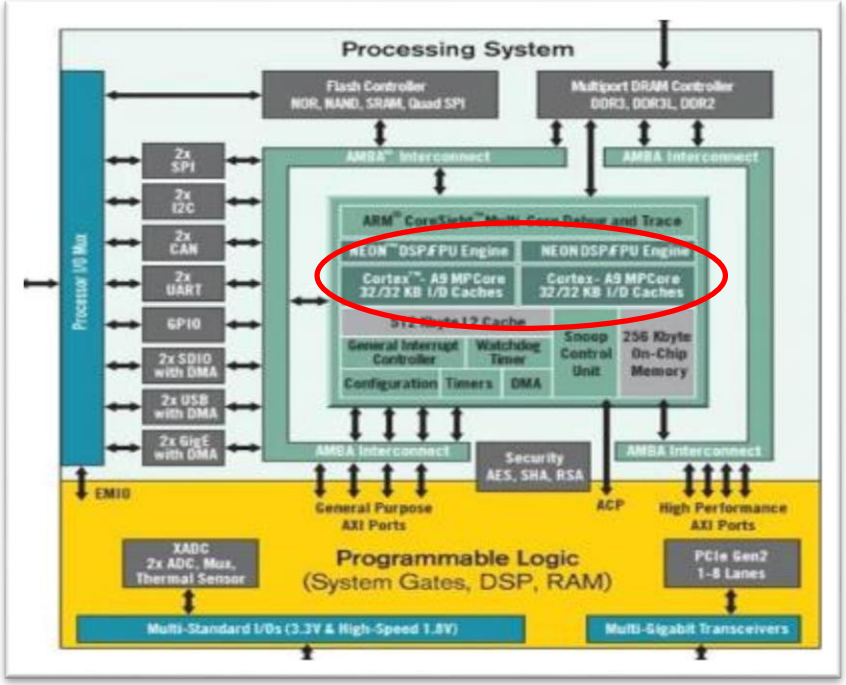






Diseño, simulación e implementación en MATLAB

Implementación previa en C de los algoritmos de detección de descargas parciales



Procesamiento de hasta 24M muestras tomadas en 100 ms.

Filtrado, detección de picos, ventanas, etc.

DMA de las muestras de los ADC a la DDR externa.

Todo en software:

- Varios segundos por canal de captura.
- Lógica programable infrautilizada.

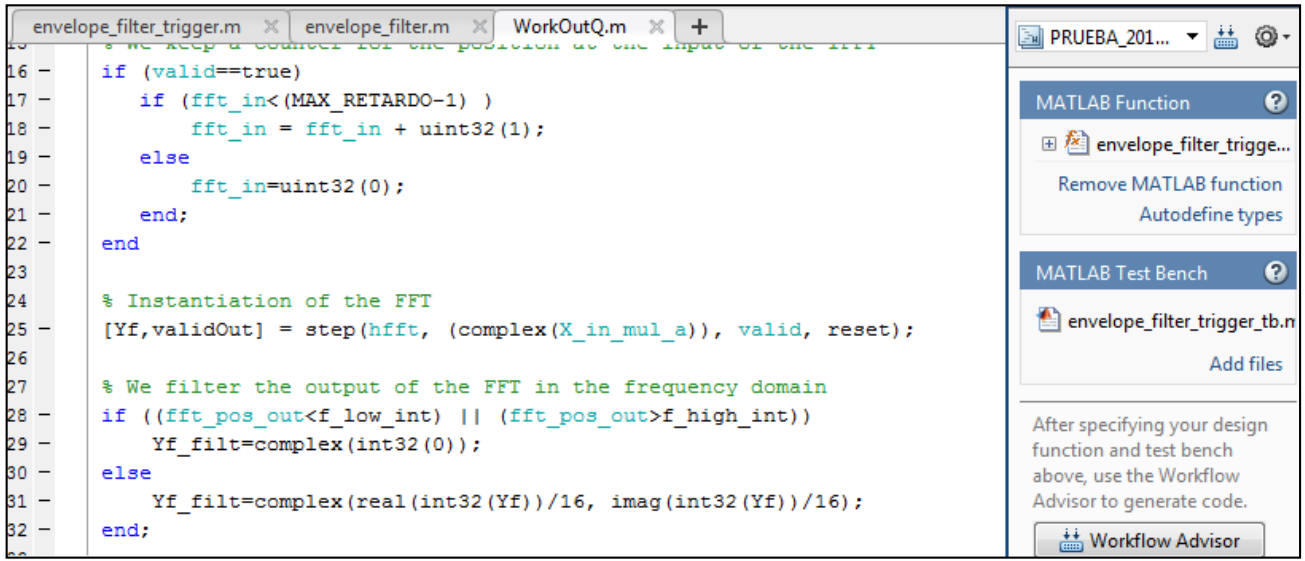
Diseño, simulación e implementación en MATLAB

Implementación FPGA empleando HDL Coder

Se ha realizado la implementación desde MATLAB utilizando HDL Coder.

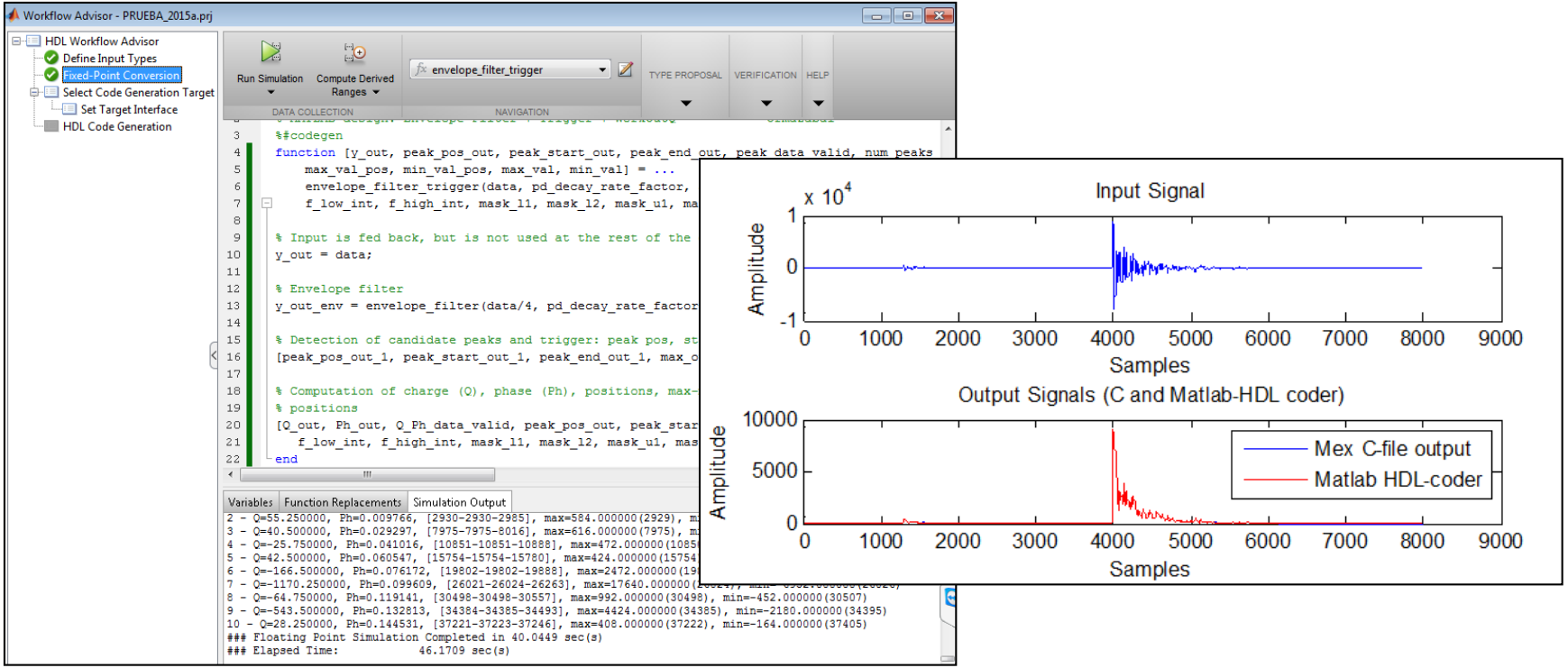
Se han utilizado los algoritmos originales (MATLAB) y el código C (MEX-file) como testbench.

Versión MATLAB de HDL Coder (sin Simulink).



Diseño, simulación e implementación en MATLAB

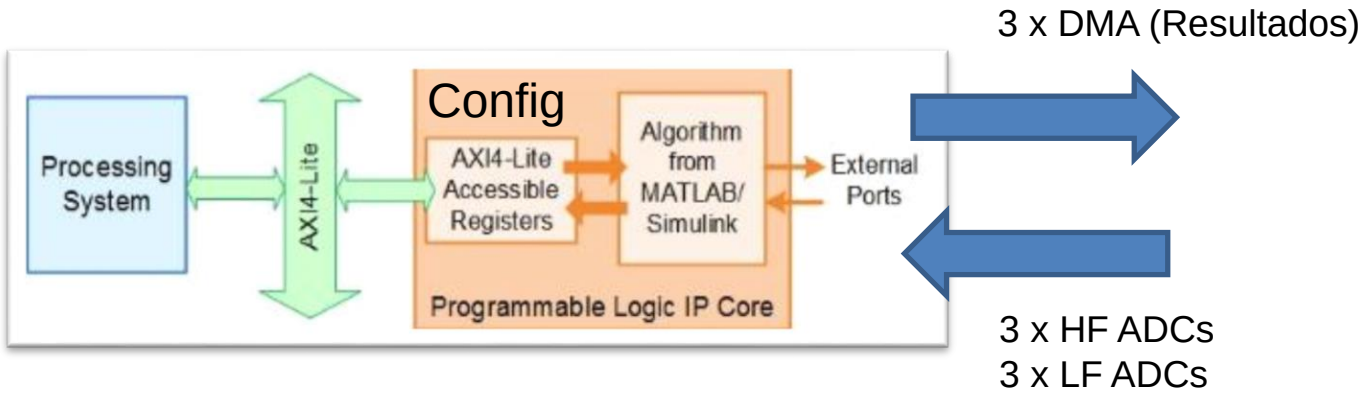
Comparación resultados entre MATLAB original, implementación en C y HDL Coder



Diseño, simulación e implementación en MATLAB

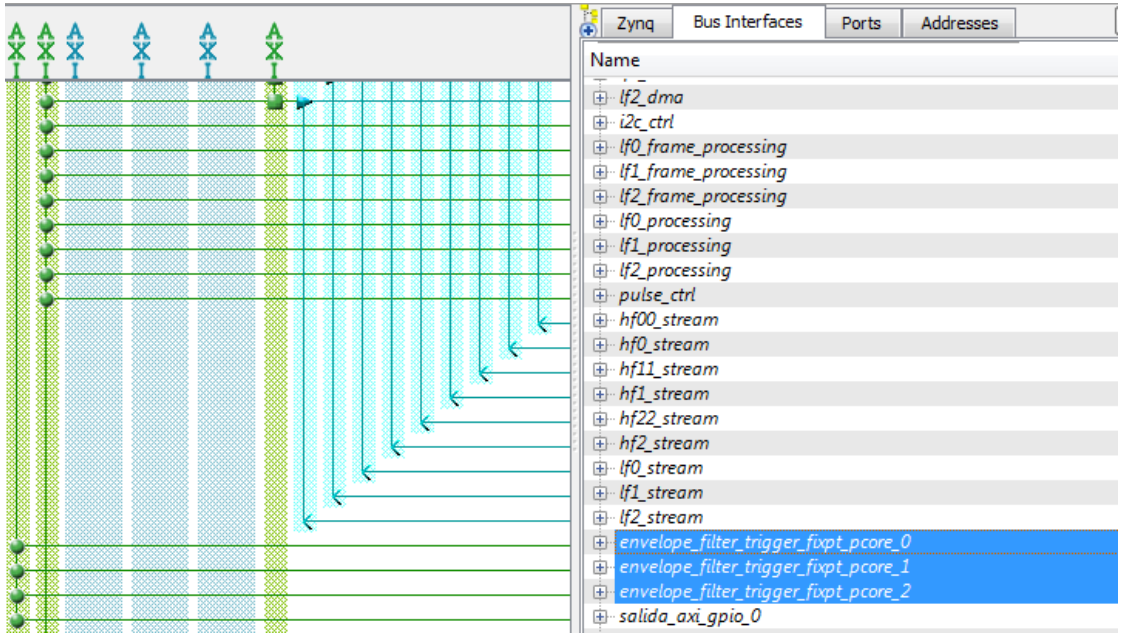
Integración con el PS del Zynq

Desarrollado periférico controlado por bus AXI (empleando HDL Coder) y código VHDL para escribir todos los resultados por DMA a la DDR externa.



Integración con el PS del Zynq

Integración en un proyecto mucho más complejo como periféricos AXI



Diseño, simulación e implementación en MATLAB

Implementación software (C) vs lógica programable (VHDL)

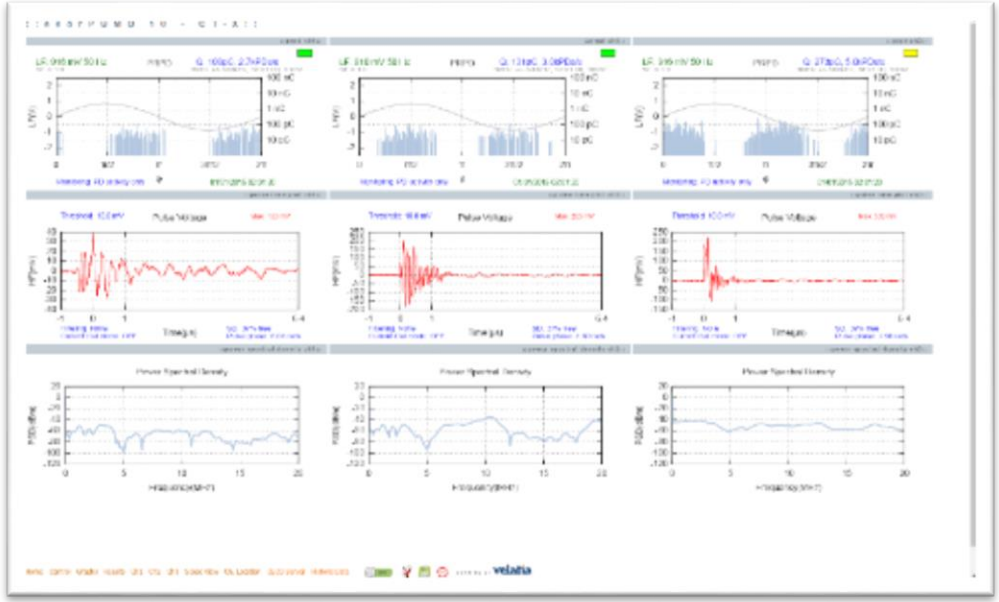
Reducción del tiempo de cómputo x10.

Carga CPUs liberada para otro tipo de tareas.

Ocupación PL (FPGA) del 40% al 85% (7035)

Refresco de resultados en el servidor web cada ½ s

Implementación de coma fija, sacrificando precisión por velocidad.



Conclusión

a. Resumen

b. Ventajas de MATLAB y HDL Coder

Conclusión

Resumen

Trabajo conjunto entre Ormazabal y MU en detección, localización y clasificación de descargas parciales.

Simulaciones previas realizadas en MATLAB con capturas reales.

Implementación de sistema de detección de descargas parciales sobre plataforma Zynq.

Realizada implementación en HDL Coder que permite reducir x10 el tiempo de cómputo respecto a implementación en C.

Ventajas de MATLAB y HDL Coder

Facilidad de simulación de algoritmos de procesado de señal en C, MATLAB y VHDL.

Posibilidad de comparar de forma gráfica o numérica todas las señales en todos los puntos del diseño tanto en el algoritmo MATLAB inicial como sus versiones en C o VHDL.

Generación y validación automática de código VHDL.

Implementación en coma fija y su validación.

Trazabilidad de los algoritmos desde primeras simulaciones a implementación final.

El proyecto OPTIMUS ha sido financiado por el ministerio de Economía y Competitividad en la convocatoria “Retos Colaboración 2014”